

## 10. KLUCZE DWUKIERUNKOWE, MULTIPLESERY I DEMULTIPLESERY CMOS

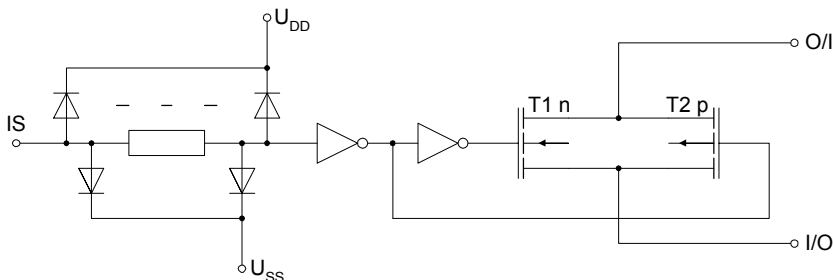
### 10.1. CEL ĆWICZENIA

Celem ćwiczenia jest poznanie podstawowych charakterystyk kluczy dwukierunkowych oraz głównych właściwości multipleksera i demultipleksera wykonanych w technice CMOS.

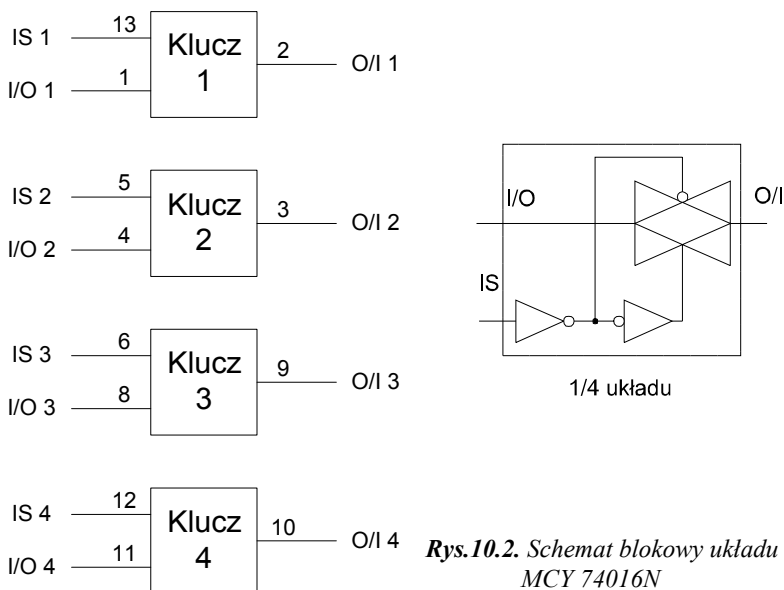
### 10.2. KLUCZE DWUKIERUNKOWE CMOS

#### 10.2.1. Klucz dwukierunkowy MCY 74016N

W ramach serii MCY 74/64 produkowane są układy scalone MCY 74016N zawierające cztery dwukierunkowe klucze CMOS. Schemat ideowy jednego klucza został przedstawiony na rysunku 10.1, natomiast schemat blokowy układu MCY 74016N na rysunku 10.2. Jeżeli na wejście sterujące  $IS_i$ , gdzie  $i=1, 2, 3, 4$ , podamy sygnał odpowiadający zeru logicznemu, to klucz jest wyłączony. W przeciwnym wypadku, gdy  $IS_i$  posiada stan odpowiadający jedynce logicznej, klucz jest włączony.



*Rys.10.1. Schemat ideowy jednego klucza układu MCY 74016N*



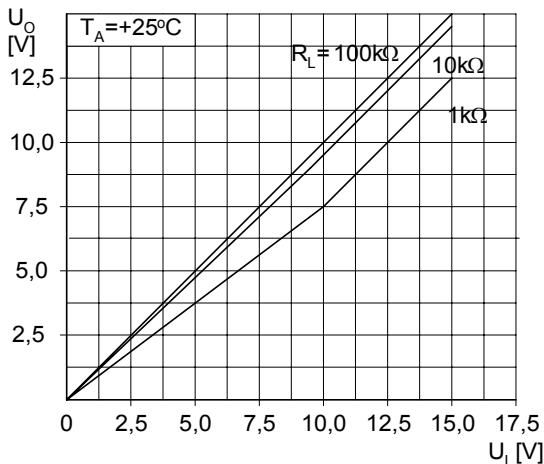
**Rys.10.2.** Schemat blokowy układu MCY 74016N

W stanie 0 na wejściu sterującym IS układu napięcie  $U_{G1}$  bramki tranzystora T1 jest równe napięciu  $U_{SS}$ , a napięcie bramki tranzystora T2:  $U_{G2} = U_{DD}$ . Obydwa tranzystory są zablokowane i klucz jest wyłączony. Przy stanie 1 na wejściu sterującym napięcia bramek się zmieniają:  $U_{G1} = U_{DD}$ , a  $U_{G2} = U_{SS}$ . Klucz jest włączony. W zależności od poziomu napięcia wejściowego przewodzą obydwa tranzystory lub tylko jeden z nich. W tym stanie klucz pracuje poprawnie wówczas, gdy napięcie wejściowe spełnia warunek:  $U_{SS} \leq U_I \leq U_{DD}$ .

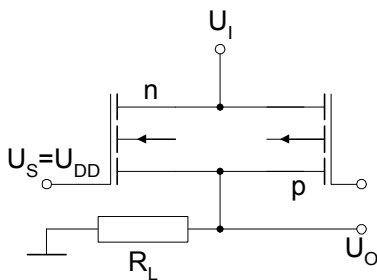
Właściwości statyczne układu MCY 74016N można przedstawić w postaci odpowiednich charakterystyk. Podstawową charakterystyką jest zależność napięcia wyjściowego  $U_O$  od napięcia wejściowego  $U_I$  przy różnych obciążeniach. Schemat pomiarowy układu oraz charakterystykę  $U_O = f(U_I)$  przy zasilaniu niesymetrycznym  $U_{DD} = 15\text{ V}$ ,  $U_{SS} = 0\text{ V}$  przedstawiono na rysunku 10.3.

Układ MCY 74016N można również scharakteryzować za pomocą zależności tłumienności klucza wyłączzonego od częstotliwości  $f_I$  sygnału wejściowego. Schemat układu pomiarowego oraz przykładowe charakterystyki zawarto na rysunku 10.4.

a)

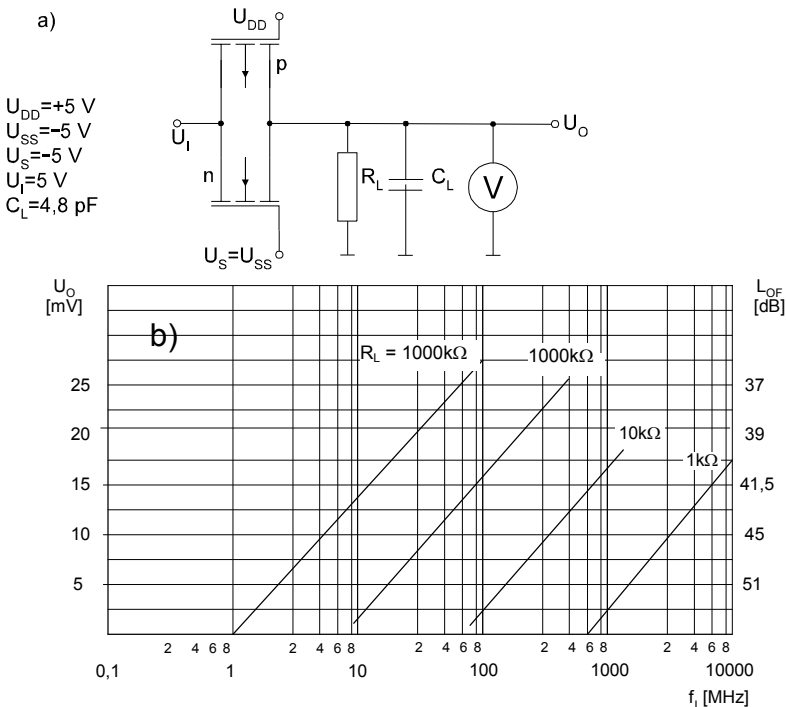


b)

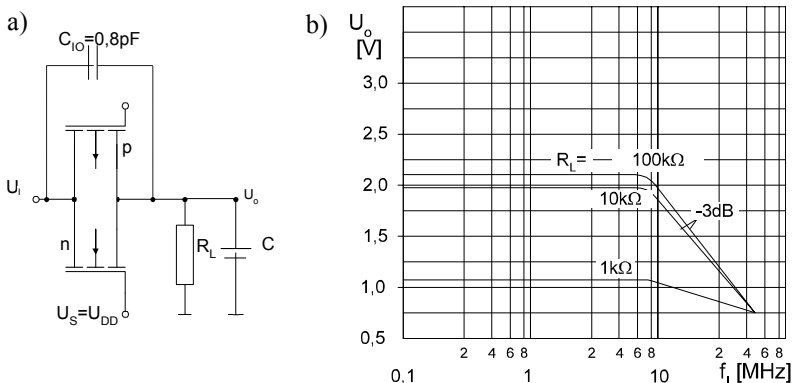


**Rys.10.3.** Klucz dwukierunkowy MCY 74016N: a) typowe charakterystyki  $U_O = f(U_I)$  dla  $U_{DD} = +15\text{ V}$ ;  $U_{SS} = 0\text{ V}$ , b) schemat pomiarowy charakterystyki  $U_O = f(U_I)$

Dla układu MCY 74016N istotna jest również amplitudowo--częstotliwościowa charakterystyka przenoszenia przedstawiona na rysunku 10.5b.



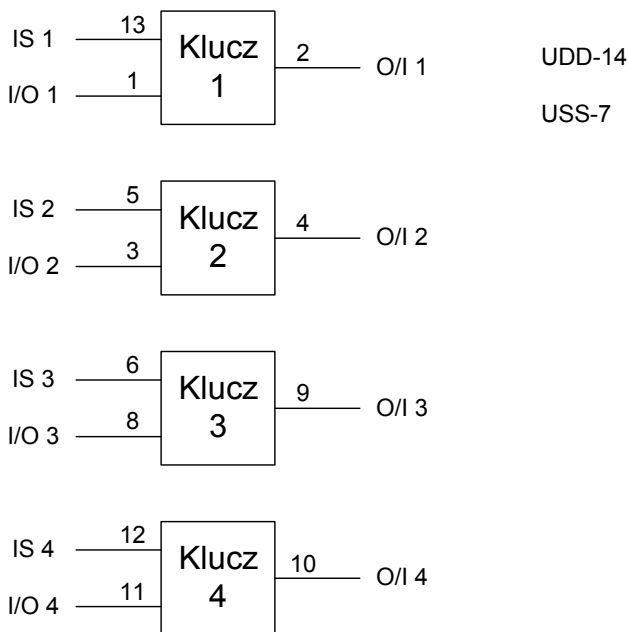
**Rys.10.4.** Zależność tłumienności klucza wyłączzonego od częstotliwości sygnału wejściowego: schemat pomiarowy, b) przykładowe charakterystyki



**Rys.10.5.** Amplitudowo-częstotliwościowa charakterystyka przenoszenia układu MCY 74016N: a) schemat pomiarowy, b) przykładowe charakterystyki

## 10.2.2. Dwukierunkowy klucz analogowo-cyfrowy MCY 74066N

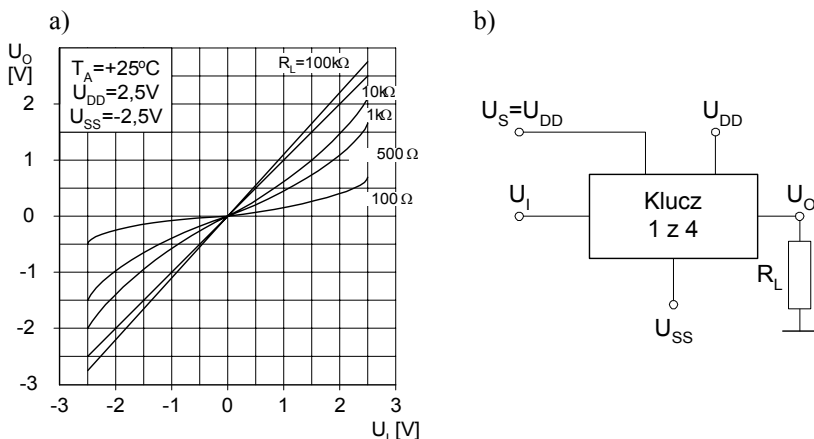
W serii MCY 74/64 N produkowany jest także układ scalony MCY 74066N, zawierający cztery niezależne, dwukierunkowe klucze analogowo-cyfrowe CMOS o zmiennej rezystancji przejściowej. Jego schemat blokowy został przedstawiony na rysunku 10.6, natomiast na rysunku 10.7 pokazano schemat ideowy jednego klucza.



*Rys. 10.6. Schemat blokowy układu MCY 74066N*

W stanie 0 na wejściu sterującym IS układu tranzystory T1, T2 oraz T3, T4 są wyłączone. Tranzystor T1 jest blokowany napięciem  $U_{SS}$  podawanym na jego podłoże przez przewodzący tranzystor T5. Dzięki takiemu rozwiązaniu uzyskuje się zmniejszenie pojemności sprzęgającej wejście z wyjściem przy wyłączonym kluczu. Zwiększa się więc tłumienność przesłuchu We-Wy w stanie wyłączenia tranzystora T1 oraz T2.





**Rys.10.8.** Zależność napięcia wyjściowego  $U_o$  od napięcia wejściowego  $U_i$  klucza MCY 74066N: a) przykładowa charakterystyka, b) schemat pomiarowy

### 10.2.3. Przykłady zastosowań

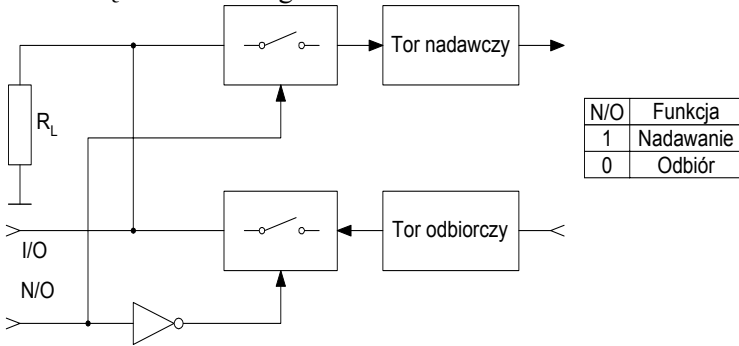
Klucze bilateralne MCY 74016N i MCY 74066N są stosowane w urządzeniach analogowych sterowanych cyfrowo, między innymi w układach:

- blokady szumów odbiorników radiowych,
- rozgałęźników,
- przełącznika kierunków transmisji,
- automatycznej regulacji wzmacnienia.

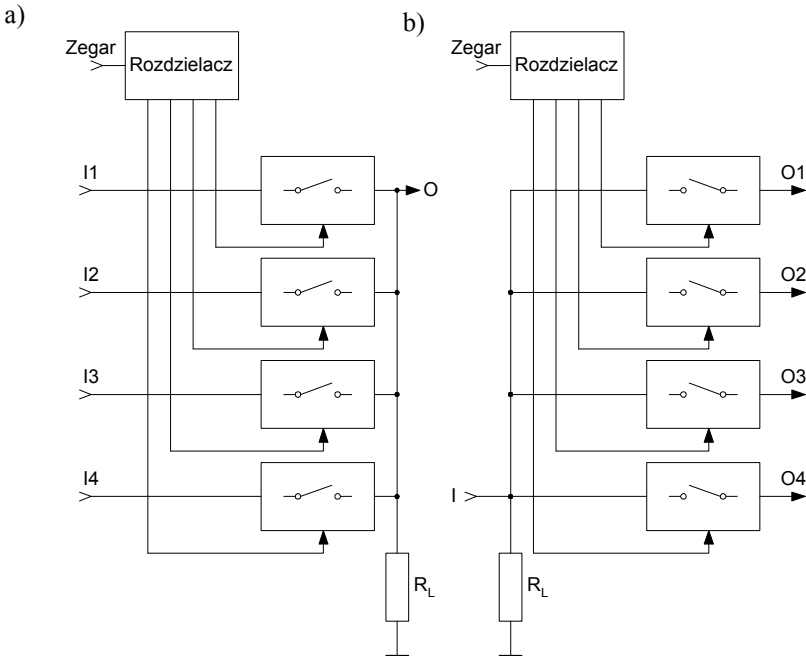
Dwa klucze z połączoną jedną parą wejść układu i inwerterem w układzie sterowania stanowią układ przełącznika, który może być wykorzystany jako układ rozwidleniowy, łączący obwód jednorodowy z dwutorowym (rys. 10.9). Dla  $N/O = 1$  następuje nadawanie, natomiast dla  $N/O = 0$  następuje odbiór.

Za pomocą kluczy analogowych można również tworzyć układy zwielokrotniające. Przykładowy czterokanałowy multiplekser i demultiplekser przedstawiono na rysunku 10.10. Rozdzielacz zapewnia od-

powiednią kolejność łączenia, przy czym szybkość przełączania jest zależna od częstotliwości zegara.



**Rys 10.9.** Schemat funkcjonalny układu rozwidleniowego



**Rys. 10.10.** Schemat funkcjonalny czterokanalowego: a) multiplexera, b) demultiplexera

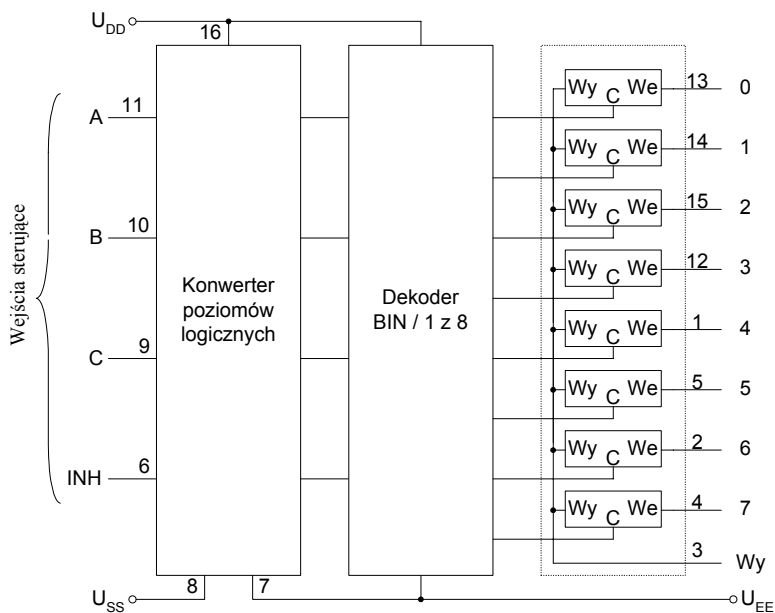


### 10.3. MULTIPLESERY, DEMULTIPLESERY ANALOGOWE

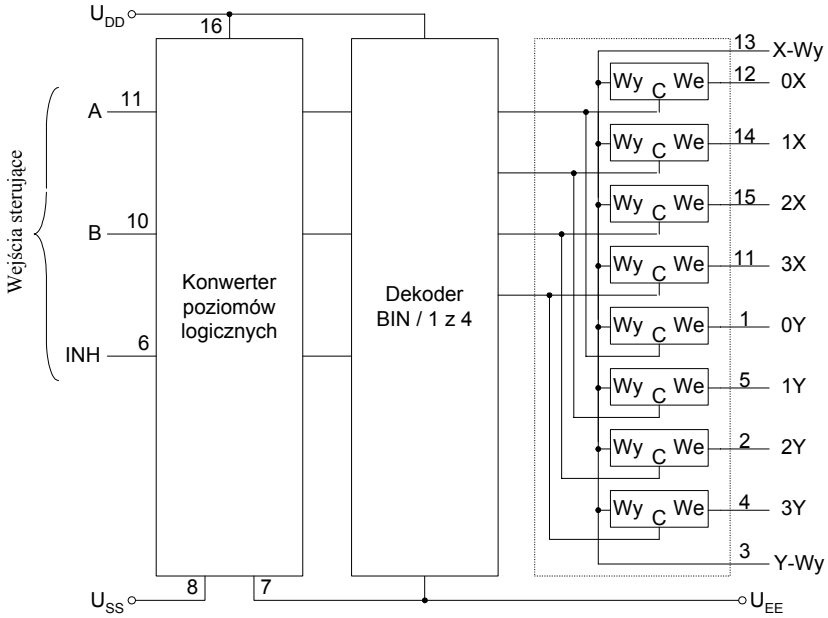
W ramach serii MCY 74/64 dostępne są układy scalone CMOS typu MCY 74051N, MCY 74052N, MCY 74053N zawierające odpowiednio:

- ośmiokanałowy multiplekser-demultiplekser,
- podwójny, czterokanałowy multiplekser-demultiplekser,
- potrójny, dwukanałowy multiplekser-demultiplekser z wewnętrznymi układami sterującymi.

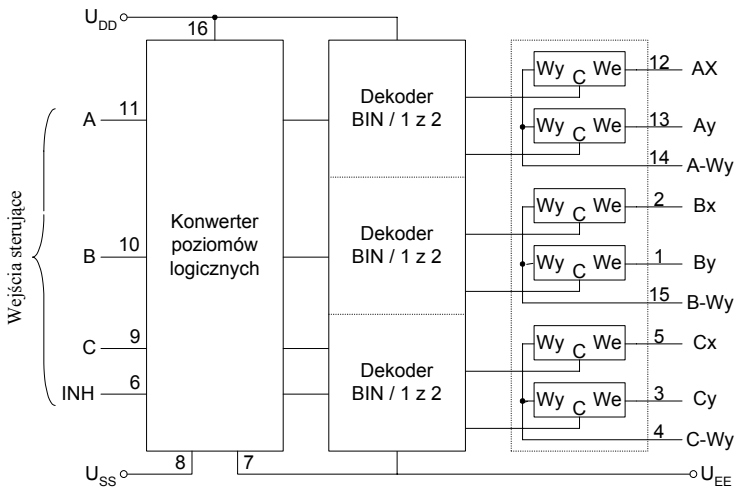
Schematy funkcjonalne wymienionych układów scalonych pokazano na rysunkach 10.11, 10.12, 10.13. Jako elementy przełączające w tych układach wykorzystane zostały klucze analogowe. Równoważny schemat pojedynczego klucza został przedstawiony na rysunku 10.14.



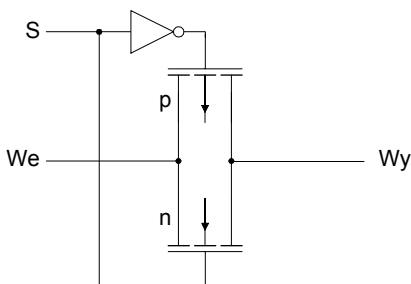
**Rys. 10.11.** Schemat funkcjonalny układu MCY 74051N



**Rys. 10.12.** Schemat funkcjonalny układu MCY 74052N



**Rys. 10.13.** Schemat funkcjonalny układu MCY 74053N



**Rys. 10.14.** Schemat funkcjonalny pojedynczego klucza analogowego

W układzie MCY 74051N sygnały binarne, podawane na trzy wejścia A, B i C, sterują włączeniem jednego z 8 kanałów. W układzie MCY 74052N sygnały podawane na dwa wejścia A i B sterują włączeniem jednej z czterech par kanałów. Natomiast w układzie MCY 74053N sygnały sterujące wejściami A, B i C włączają jedną spośród dwóch trójek kanałów.

Każdy z wymienionych układów ma wejście sterujące INH (ang. inhibit), które pozwala na zablokowanie wszystkich kluczy układu. Umożliwia to budowę układów z rozszerzoną liczbą wejść-wyjść. Tabele stanów układów MCY 74051N, MCY 74052N, MCY 74053N przedstawiono odpowiednio w tabelach 10.1, 10.2 i 10.3. Wszystkie wejścia sterujące mają układy zabezpieczające przed ładunkiem elektrostatycznym. Dodatkowo każdy z multiplexerów ma układy konwersji poziomów logicznych, umożliwiające sterowanie kluczami za pomocą napięć o innych poziomach niż napięcie przełączane. Napięcia zasilania elementów analogowych i cyfrowych w jednym urządzeniu mogą być zatem różne.

**Tabela 10.1**

*Tablica stanów układu MCY 74051N*

| INH | Wejście sterujące |   |   | Nr włączonego kanału |
|-----|-------------------|---|---|----------------------|
|     | A                 | B | C |                      |
| 0   | 0                 | 0 | 0 | 0                    |
| 0   | 0                 | 0 | 1 | 1                    |
| 0   | 0                 | 1 | 0 | 2                    |
| 0   | 0                 | 1 | 1 | 3                    |
| 0   | 1                 | 0 | 0 | 4                    |
| 0   | 1                 | 0 | 1 | 5                    |
| 0   | 1                 | 1 | 0 | 6                    |

|   |   |   |   |       |
|---|---|---|---|-------|
| 0 | 1 | 1 | 1 | 7     |
| 1 | x | x | x | żaden |

**Tabela 10.2**

*Tablica stanów układu MCY 74052N*

| Wejścia sterujące |   |   | Nr włączonych kanałów |
|-------------------|---|---|-----------------------|
| INH               | A | B |                       |
| 0                 | 0 | 0 | 0 x, 0 y              |
| 0                 | 0 | 1 | 1 x, 1 y              |
| 0                 | 1 | 0 | 2 x, 2 y              |
| 0                 | 1 | 1 | 3 x, 3 y              |
| 1                 | X | X | żaden                 |

**Tabela 10.3**

*Tablica stanów układu MCY 74053N*

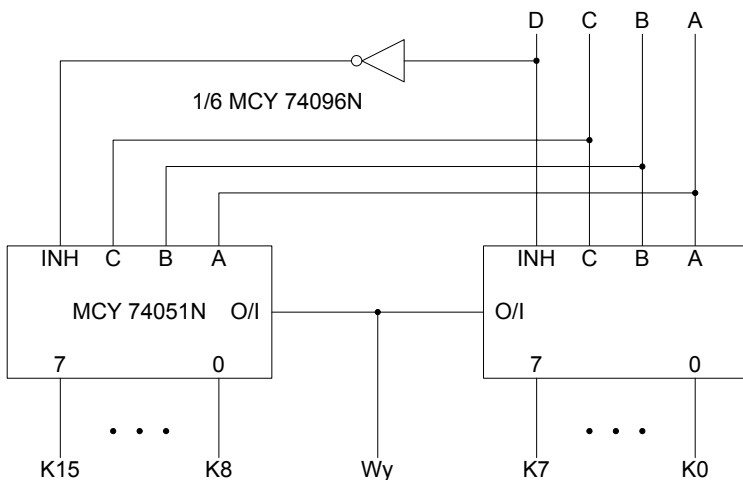
| Wejścia sterujące |   |   |   | Nr włączonych kanałów |
|-------------------|---|---|---|-----------------------|
| INH               | A | B | C |                       |
| 0                 | 0 | 0 | 0 | Ax, Bx, Cx            |
| 0                 | 0 | 0 | 1 | Ax, Bx, Cy            |
| 0                 | 0 | 1 | 0 | Ax, By Cx             |
| 0                 | 0 | 1 | 1 | Ax, By, Cy            |
| 0                 | 1 | 0 | 0 | Ay, Bx, Cx            |
| 0                 | 1 | 0 | 1 | Ay, Bx, Cy            |
| 0                 | 1 | 1 | 0 | Ay, By, Cx            |
| 0                 | 1 | 1 | 1 | Ay, By, Cy            |
| 1                 | X | X | X | żaden                 |

Układy MCY 74051N, MCY 74052N oraz MCY 74053N mają wszystkie właściwości cyfrowych układów CMOS. Ponadto cechują się:

- szerokim zakresem napięć zasilania  $-0,5 \div +20 \text{ V}$  ( $U_{DD} - U_{SS}$ ,  $U_{DD} - U_{ED}$ ),
- małymi statycznymi stratami mocy; typowo  $0,2 \mu\text{W}$  ( $U_{DD} - U_{SS}$ ,  $U_{DD} - U_{ED} = 10 \text{ V}$ ),
- małą wartością wejściowego prądu obciążenia  $1 \mu\text{A}$  (przy  $U_Z = 15 \text{ V}$ ),
- małą rezystancją przejściową klucza włączonego; typowo  $R_{ON} = 125 \Omega$  (przy  $U_{DD} - U_{EE} = 15 \text{ V}$  oraz  $U_I = 15 \text{ V}_{pp}$ ),

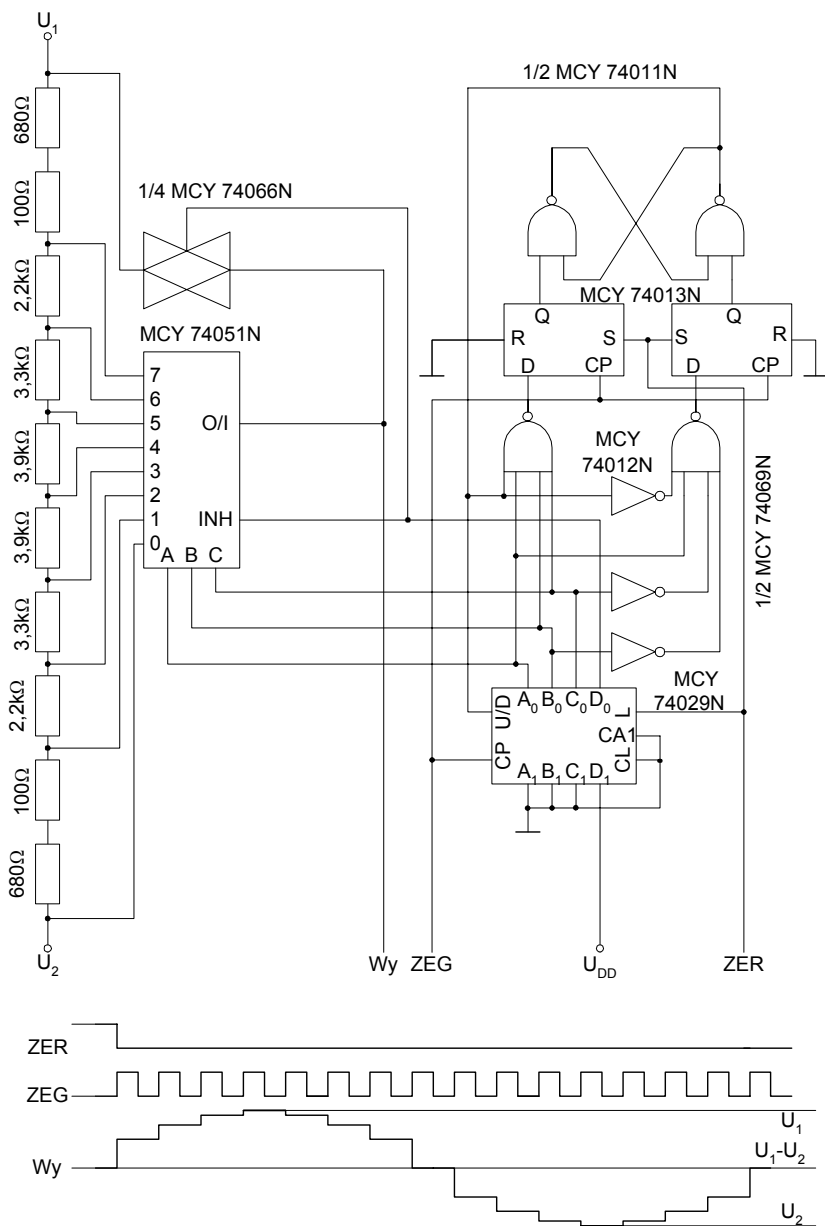
- dużą rezystancją klucza wyłączanego  $R_{OFF} > 10^{12} \Omega$ ,
- konwersją poziomów logicznych cyfrowych napięć sterujących  $3 \div 20 \text{ V}$  do poziomu przełączanych napięć wejść analogowych:  $U_I$  do  $20 \text{ V}_{pp}$ .

Układy multiplekserów i demultiplekserów wykorzystywane są głównie do budowy urządzeń czasowego zwielokrotnienia i rozdziału kanałów danych. W przypadku, gdy liczba kanałów jest większa niż liczba wejść jednego multipleksera, można stosować połączenie kilku elementów. Sposób budowy 16-kanałowego multipleksera z dwóch układów MCY 74051N zamieszczono na rysunku 10.15.

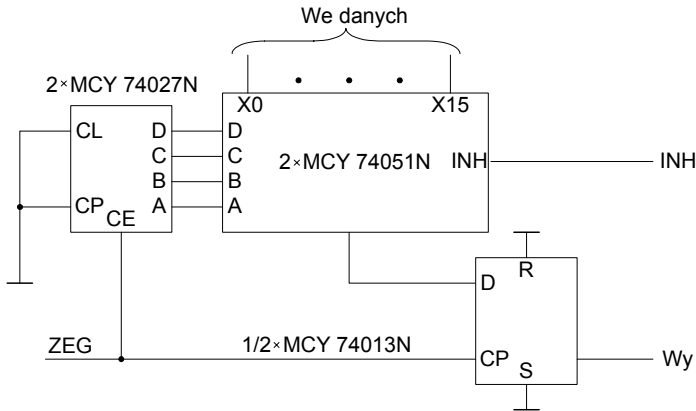


*Rys. 10.15. Układ multipleksera 16-kanałowego*

Scalone multipleksery CMOS można stosować do budowy przetworników A/C i C/A. Układ ilustrujący specyficzne wykorzystanie multipleksera MCY 74051N do generowania fali sinusoidalnej przedstawiono na rysunku 10.16. W tym przypadku multiplekser z drabinką rezystorową jest sterowany z licznika rewersyjnego. Inne zastosowanie multipleksera pokazano na rysunku 10.17. Multiplekser służy tutaj do konwersji informacji równoległej na szeregową. Układ taki daje możliwość generowania ciągów o określonej strukturze, zależnej od danych podawanych na wejścia informacyjne multipleksera ( $x_0 - x_{15}$ ).



**Rys. 10.16.** Generator fali sinusoidalnej z wykorzystaniem układu MCY 74051N



*Rys. 10.17. Konwerter informacji równoległej na szeregową*

## 10.4. PRZEBIEG ĆWICZENIA

1. Zbadać charakterystykę napięcia wyjściowego  $U_o$  od napięcia wejściowego  $U_i$  – czyli  $U_o = f(U_i)$  – klucza MCY 74016N dla różnych wartości oporności obciążenia  $R_L$ , np.  $R_L = 100 \text{ k}\Omega$ ,  $10 \text{ k}\Omega$ ,  $1 \text{ k}\Omega$  oraz przy zasilaniu:

- niesymetrycznym  $U_{DD} = 10 \text{ V}$ ,  $U_{SS} = 0 \text{ V}$ ,
- niesymetrycznym  $U_{DD} = 15 \text{ V}$ ,  $U_{SS} = 0 \text{ V}$ ,
- symetrycznym  $U_{DD} = 5 \text{ V}$ ,  $U_{SS} = -5 \text{ V}$ .

2. Zbadać zależność tłumienności klucza wyłączanego od częstotliwości sygnału  $f_i$  klucza MCY 74016N.

3. Zbadać amplitudowo-częstotliwościową charakterystykę przenoszenia klucza MCY 74016N.

4. Zbadać charakterystykę napięcia wyjściowego  $U_o$  od napięcia wejściowego  $U_i$  – czyli  $U_o = f(U_i)$  – klucza MCY 74066N dla  $R_L = 100 \text{ k}\Omega$ ,  $10 \text{ k}\Omega$ ,  $1 \text{ k}\Omega$  przy zasilaniu symetrycznym  $U_{DD} = 2,5 \text{ V}$ ,  $U_{SS} = -2,5 \text{ V}$ .

5. Sprawdzić działanie multipleksera 16-kanalowego. Przedstawić tabelę stanów badanego układu.

6. Sprawdzić działanie konwertera informacji równoległej na szeregową. Narysować przebiegi czasowe na wszystkich wejściach/wyjściach układu.

## 10.5. PYTANIA KONTROLNE

1. Zrealizować funkcję  $y(a, b, c) = a\bar{b}\bar{c} + \bar{a}b\bar{c} + \bar{a}\bar{b}c + abc$  za pomocą multipleksera:
  - a) MCY 74052N,
  - b) MCY 74051N.
2. Określić podstawowe parametry elektryczne multipleksów serii MCY 74/64.
3. Zrealizować funkcję  $y(a, b, c, d) = \sum[0, 1, 2, 5, 13, 18, (4, 25, 31)]$  za pomocą multipleksa:
  - a) MCY 74051N,
  - b) MCY 74052N.
4. Określić podstawowe parametry elektryczne układów MCY 74016N, MCY 74066N.
5. Przedstawić schemat funkcjonalny (z wykorzystaniem kluczy dwukierunkowych) układu przełączania kierunków transmisji.

## LITERATURA

1. Elementy półprzewodnikowe i układy scalone, zastosowania. Układy cyfrowe. Unitra Cemi, Przemysłowy Instytut Elektroniki, 2/1987
2. GAJEWSKI P., TURCZYŃSKI J., Cyfrowe układy scalone CMOS, WKiŁ, Warszawa 1990
3. ŁAKOMY M., ZABRODZKI J., Układy scalone CMOS, PWN, Warszawa 1991